



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2003-0024425
Application Number

출원년월일 : 2003년 04월 17일
Date of Application APR 17, 2003

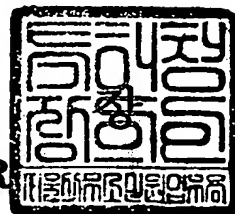
출원인 : 삼성에스디아이 주식회사
Applicant(s) SAMSUNG SDI CO., LTD.



2003 년 07 월 25 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2003.04.17
【발명의 명칭】	화이트밸런스가 개선된 평판표시장치
【발명의 영문명칭】	Flat Panel Display with improved white balance
【출원인】	
【명칭】	삼성에스디아이 주식회사
【출원인코드】	1-1998-001805-8
【대리인】	
【성명】	박상수
【대리인코드】	9-1998-000642-5
【포괄위임등록번호】	2000-055227-0
【발명자】	
【성명의 국문표기】	구재본
【성명의 영문표기】	K00, JAE BON
【주민등록번호】	720706-1767718
【우편번호】	449-766
【주소】	경기도 용인시 수지읍 풍림아파트 105동 504호
【국적】	KR
【발명자】	
【성명의 국문표기】	박상일
【성명의 영문표기】	PARK, SANG IL
【주민등록번호】	750320-1042314
【우편번호】	158-074
【주소】	서울특별시 양천구 신정4동 983-12호
【국적】	KR
【발명자】	
【성명의 국문표기】	이을호
【성명의 영문표기】	LEE, UL HO
【주민등록번호】	720614-1575710

【우편번호】	449-906
【주소】	경기도 용인시 기흥읍 서천리 157-1
【국적】	KR
【발명자】	
【성명의 국문표기】	김진수
【성명의 영문표기】	KIM, JIN S00
【주민등록번호】	690405-1052526
【우편번호】	449-907
【주소】	경기도 용인시 기흥읍 신갈리 165 현대아파트 201동 602호
【국적】	KR
【발명자】	
【성명의 국문표기】	정진웅
【성명의 영문표기】	JUNG, JIN WOUNG
【주민등록번호】	730402-2221727
【우편번호】	442-726
【주소】	경기도 수원시 팔달구 영통동 벽적골9단지아파트 909-1504
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 박상수 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	4 면 4,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	9 항 397,000 원
【합계】	430,000 원
【첨부서류】	1. 요약서·명세서(도면)_1통

【요약서】**【요약】**

본 발명은 각 화소의 R, G, B 단위화소에 있어서, 구동 트랜지스터의 드레인 오프셋영역의 형상 및 크기를 달리하여 기하학적인 구조를 변경하여 줌으로써, 드레인 영역의 저항값의 변화에 따라 화이트 밸런스를 개선할 수 있는 평판표시장치를 개시한다.

본 발명의 평판표시장치는 각각 적색(R), 녹색(G), 청색(B)을 구현하기 위한 R, G, B 단위화소를 구비하고, 상기 각 단위화소는 소오스/드레인 영역을 갖는 트랜지스터를 구비하는 다수의 화소를 포함하며, 상기 R, G, B 단위화소중 적어도 2개의 단위화소의 트랜지스터는 드레인 영역이 서로 다른 기하학적인 구조를 갖는다.

상기 R, G, B 단위화소의 트랜지스터의 드레인 영역은 서로 다른 기하학적인 구조를 갖는 오프셋영역을 구비하고, 각 단위화소는 상기 트랜지스터에 의해 구동되는 발광소자를 포함하며, 상기 트랜지스터중 발광효율이 가장 높은 발광소자를 구동시켜주기 위한 트랜지스터의 드레인 오프셋영역은 상기 발광소자보다 발광효율이 낮은 발광소자를 구동시켜 주기 위한 트랜지스터의 드레인 오프셋영역보다 큰 저항값을 갖는 것을 특징으로 한다.

【대표도】

도 2a

【명세서】

【발명의 명칭】

화이트밸런스가 개선된 평판표시장치{Flat Panel Display with improved white balance}

【도면의 간단한 설명】

도 1은 통상적인 평판표시장치의 R, G, B 단위화소의 배열상태를 도시한 도면,

도 2a 내지 도 2c는 본 발명의 제1실시예에 따른 평판표시장치에 있어서, R, G, B 단위화소의 구동 트랜지스터의 평면구조를 각각 도시한 도면,

도 3a 내지 도 3c는 본 발명의 제2실시예에 따른 평판표시장치에 있어서, R, G, B 단위화소의 구동 트랜지스터의 평면구조를 각각 도시한 도면,

도 4a 내지 도 4c는 본 발명의 제3실시예에 따른 평판표시장치에 있어서, R, G, B 단위화소의 구동 트랜지스터의 평면구조를 각각 도시한 도면,

도면의 주요 부분에 대한 부호의 설명

113, 123, 133 : R, G, B 단위화소의 구동 트랜지스터

210, 310, 410 : 반도체층 230, 330, 430 : 게이트

221, 225, 321, 325, 421, 425 : 소오스/드레인 영역

241, 245, 341, 345, 441, 445 : 소오스/드레인 콘택

251, 255, 351, 355, 451, 455 : 소오스/드레인 영역

227R, 327R, 427R : R 단위화소의 드레인 오프셋영역

227G, 327G, 427G : G 단위화소의 드레인 오프셋영역

227B, 327B, 427B : B 단위화소의 드레인 오프셋영역

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<14> 본 발명은 풀칼라 평판표시장치에 관한 것으로서, 보다 구체적으로는 드레인오프셋 영역의 형상 및 크기를 달리하여 기하학적인 구조를 변경하여 줌으로써, 각 단위화소의 드레인영역의 저항값을 변화시켜 화이트밸런스를 구현할 수 있는 평판표시장치에 관한 것이다.

<15> 일반적으로, 평판표시장치인 유기전계 발광표시장치는 도 1에 도시된 바와같이 매트릭스형태로 배열된 다수의 화소(100)를 구비하며, 각 화소(100)가 적색(R)을 구현하기 위한 단위화소(110R), 녹색(G)을 구현하기 위한 단위화소(120G), 청색(B)을 구현하기 위한 단위화소(130B)의 3개의 단위화소로 이루어진다.

<16> 상기 R 단위화소(110R)는 적색(R) 발광층을 구비한 적색 EL소자(115)와, 상기 적색 EL소자(115)에 전류를 공급하기 위한 구동 트랜지스터(113)와, 상기 구동 트랜지스터(113)로부터 적색 EL소자(113)로의 전류공급을 스위칭하기 위한 스위칭 트랜지스터(111)로 이루어진다. 상기 G 단위화소(120G)는 녹색(G) 발광층을 구비한 녹색 EL 소자(125)와, 상기 녹색 EL소자(125)에 전류를 공급하기 위한 구동 트랜지스터(123)와, 상기 구동 트랜지스터(123)로부터 녹색EL 소자(123)로의 전류공급을 스위칭하기 위한 스위칭 트랜지스터(121)로 이루어진다. 상기 B 단위화소(130B)는

청색(B) 발광층을 구비한 청색 EL소자(135)와, 상기 청색 EL소자(135)에 전류를 공급하기 위한 구동 트랜지스터(133)와, 상기 구동트랜지스터(133)로부터 상기 청색EL소자(135)로의 전류공급을 스위칭하기 스위칭 트랜지스터(131)로 이루어진다.

<17> 통상적으로, OELD 의 R, G, B 단위화소(110R, 120G, 130B)는 구동 트랜지스터(113, 123, 133)의 크기 즉, 채널층의 길이(L)에 대한 폭(W)의 비(W/L)가 모두 일정하고, EL소자는 B, R, G 순으로 높은 발광효율을 갖는다. 그러므로, R, G, B 단위화소(110R, 120G, 130B)의 구동 트랜지스터(113, 123, 133)의 채널층의 크기(W/L)가 모두 동일한 반면에 각 R, G, B EL층(115, 125, 135)의 발광효율은 서로 다르기 때문에, 화이트 밸런스(white balance)를 구현하기 어려웠다.

<18> 화이트 밸런스를 구현하기 위해서는, 발광효율이 높은 EL 소자, 예를 들어 녹색 EL 소자에는 상대적으로 작은 양의 전류를 공급하여야 하며, 발광효율이 낮은 적색 및 청색 EL 소자에는 상대적으로 커다란 양의 전류를 공급해주어야 한다.

<19> 이때, 구동 트랜지스터를 통해 EL소자로 흐르는 전류(I_d)는 구동 트랜지스터가 포화상태에서 동작할 때이므로, 식 (1)과 같이 표현된다

<20>
$$I_d = C_{ox} \mu W \{(V_g - V_{th})\}^2 / 2L \dots\dots(1)$$

<21> 그러므로, 화이트 밸런스를 구현하기 위해 EL소자로 흐르는 전류를 제어하기 위한 방법중 하나로 R, G, B 단위화소의 구동 트랜지스터의 크기 즉, 트랜지스터의 채널층의 길이(L)에 대한 폭(W)의 비(W/L)를 다르게 하여 R, G, B 단위화소의 EL소자에 흐르는 전류량을 조절하는 방법이 있다. 이와같이 트랜지스터의 크기에 따라

EL 소자로 흐르는 전류량을 조절하는 방법은 일본특허 공개공보 2001-109399호에 개시되었다. 일본특허는 R, G, B 단위화소별 EL 소자의 발광효율에 따라 R, G, B 단위화소의 구동 트랜지스터의 크기를 다르게 형성하였다. 즉, 발광효율이 높은 녹색(G)을 구현하기 위한 단위화소의 구동 트랜지스터의 크기를 상대적으로 발광효율이 낮은 적색(R) 또는 청색(B)을 구현하기 위한 단위화소의 구동 트랜지스터보다 작게 형성하여 줌으로써, R, G, B 단위화소의 EL 소자로 흐르는 전류량을 제어하였다.

<22> 화이트 밸런스를 구현하기 위한 또 다른 방법으로 R, G, B 단위화소의 발광층의 면적을 다르게 형성하는 방법이 있는데, 이는 일본공개특허 2001-290441에 개시되었다. 상기 일본특허는 R, G, B 단위화소의 EL소자의 발광효율에 따라 발광면적을 서로 다르게 형성하여, R, G, B 단위화소의 휘도를 동일하게 발생시켰다. 즉, 발광효율이 높은 G 단위화소보다 발광효율이 낮은 R 단위화소 또는 B 단위화소의 발광면적을 상대적으로 크게 형성하여 R, G, B 단위화소를 통해 동일한 휘도가 발생되도록 하였다.

<23> 그러나, 상기한 바와같은 종래의 화이트 밸런스를 구현하기 위한 방법은 R, G, B 단위화소중 발광효율이 낮은 단위화소의 발광면적을 크게 형성하거나, 또는 R, G, B 단위화소중 발광효율이 낮은 단위화소의 트랜지스터의 크기를 증가시켜 줌으로써, 각 화소가 차지하는 면적이 증가하게 되고, 이에 따라 고해상도에 적용하기 어려운 문제점이 있었다.

【발명이 이루고자 하는 기술적 과제】

<24> 따라서, 본 발명은 상기한 바와같은 종래 기술의 문제점을 해결하기 위한 것으로서, 화소면적을 증가시키 않고 화이트 밸런스를 구현할 수 있는 평판표시장치를 제공하는 데 그 목적이 있다.

<25> 본 발명의 다른 목적은 R, G, B 단위화소별 구동 트랜지스터의 드레인영역의 기하학적인 구조를 변경시켜 줌으로써, 드레인영역의 저항값을 달리하여 화이트 밸런스를 구현할 수 있는 평판표시장치를 제공하는 데 그 목적이 있다.

<26> 본 발명의 다른 목적은 R, G, B 단위화소별 구동 트랜지스터의 드레인 오프셋영역의 형상 및 크기를 달리하여 화이트 밸런스를 구현할 수 있는 평판표시장치를 제공하는 데 있다.

【발명의 구성 및 작용】

<27> 상기한 바와 같은 목적을 달성하기 위하여, 본 발명은 각각 적색(R), 녹색(G), 청색(B)을 구현하기 위한 R, G, B 단위화소를 구비하고, 상기 각 단위화소는 소오스/드레인 영역을 갖는 트랜지스터를 구비하는 다수의 화소를 포함하며, 상기 R, G, B 단위화소 중 적어도 2개의 단위화소의 트랜지스터는 드레인 영역이 서로 다른 기하학적인 구조를 갖는 평판표시장치를 제공하는 것을 특징으로 한다.

<28> 각 단위화소는 상기 트랜지스터에 의해 구동되는 발광소자를 구비하고, 상기 트랜지스터중 발광효율이 가장 높은 발광소자를 구동시켜주기 위한 트랜지스터의 드레인영역의 저항값은 상대적으로 발광효율이 낮은 발광소자를 구동시켜 주기 위한 트랜지스터의 드레인 영역의 저항값보다 큰 것을 특징으로 한다.

<29> 상기 R, G, B 단위화소의 구동트랜지스터의 드레인영역은 길이는 일정하고, 폭이 서로 다르거나 또는 폭은 일정하고 길이가 서로 다른 구조를 갖으며, 바람직하게 지그재그 형상을 갖는 것을 특징으로 한다.

- <30> 상기 R, G, B 단위화소는 각각 상기 트랜지스터에 의해 구동되는 발광소자를 포함하며, 상기 트랜지스터중 발광효율이 가장 높은 발광소자를 구동시켜주기 위한 트랜지스터의 드레인영역은 상대적으로 발광효율이 낮은 발광소자를 구동시켜 주기 위한 트랜지스터의 드레인 영역보다 길이가 길거나 또는 폭이 좁은 것을 특징으로 한다.
- <31> 상기 R, G, B 단위화소의 트랜지스터의 드레인 영역은 서로 다른 기하학적인 구조를 갖는 오프셋영역을 구비하고, 각 단위화소는 상기 트랜지스터에 의해 구동되는 발광소자를 포함하며, 상기 트랜지스터중 발광효율이 가장 높은 발광소자를 구동시켜주기 위한 트랜지스터의 드레인 오프셋영역은 상기 발광소자보다 발광효율이 낮은 발광소자를 구동시켜 주기 위한 트랜지스터의 드레인 오프셋영역보다 길이가 길거나, 폭이 좁은 것을 특징으로 한다.
- <32> 상기 R, G, B 단위화소의 구동 트랜지스터의 드레인오프셋영역은 길이는 일정하고 폭이 서로 다르거나 또는 폭은 일정하고 길이가 서로 다른 구조를 갖으며, 바람직하게는 지그재그형상을 갖는 것을 특징으로 한다.
- <33> 이하, 본 발명의 실시예를 첨부된 도면을 참조하여 설명하면 다음과 같다.
- <34> 도 2a 내지 도 2c는 본 발명의 제1실시예에 따른 유기전계 발광표시장치의 평면구조를 도시한 것으로서, 각각 R, G, B 단위화소의 구동 트랜지스터에 한정하여 도시한 것이다.
- <35> 도 2a 내지 도 2c를 참조하면, 제1실시예에 따른 R, G, B 단위화소의 구동 트랜지스터(113), (123), (133)는 각각 반도체층(210)과, 게이트(230) 및 소오스/드레인 전극(251), (255)을 구비한다. 상기 반도체층(210)은 게이트(230)에 대응되는 부분에 형성된

채널층(224)과, 상기 채널층(224)의 양측에 형성된 소오스/드레인 영역(221), (225)을 구비한다. 이때, 상기 소오스/드레인 영역(221), (225)은 각각 콘택(241), (245)을 통해 소오스/드레인 전극(251), (255)과 전기적으로 연결된다.

<36> 또한, R, G, B 단위화소의 구동 트랜지스터(113), (123), (133)에 있어서, 상기 반도체층(210)은 채널층(224)과 드레인 영역(225)사이에 형성된 오프셋영역(227R), (227G), (227B)을 더 구비한다. 상기 오프셋영역(227R), (227G), (227B)은 길이는 L2로 모두 일정하지만, 폭은 발광효율에 따라 서로 다른 값을 갖는다. 즉, R 단위화소의 구동 트랜지스터의 폭(WR2)은 발광효율이 가장 높은 G 단위화소의 구동 트랜지스터(123)의 폭(WG2)보다는 크고, 발광효율이 가장 낮은 B 단위화소의 구동트랜지스터(133)의 폭(WB2)보다는 작은 값을 갖는다.

<37> 도 3a 내지 도 3c는 본 발명의 제2실시예에 따른 유기전계 발광표시장치의 평면구조를 도시한 것으로서, 각각 R, G, B 단위화소의 구동 트랜지스터에 한정하여 도시한 것이다.

<38> 도 3a 내지 도 3c를 참조하면, 제2실시예에 따른 R, G, B 단위화소의 구동 트랜지스터(113), (123), (133)는 반도체층(310)과, 게이트(330) 및 소오스/드레인 전극(351), (355)을 구비한다. 상기 반도체층(310)은 게이트(330)에 대응되는 부분에 형성된 채널층(324)과, 상기 채널층(324)의 양측에 형성된 소오스/드레인 영역(321), (325)을 구비한다. 상기 소오스/드레인 영역(321), (325)은 각각 콘택(341), (345)을 통해 소오스/드레인 전극(351), (355)과 전기적으로 연결된다.

<39> 또한, 각 R, G, B 단위화소의 구동트랜지스터(113), (123), (133)에 있어서, 상기 반도체층(310)은 채널층(324)과 드레인 영역(325)사이에 형성된 오프셋영역(327R),

(327G), (327B)을 더 구비한다. 상기 오프셋영역(327R), (327G), (327B)은 폭은 W3으로 모두 일정하지만, 길이는 발광효율에 따라 서로 다른 값을 갖는다. 즉, R 단위화소의 구동트랜지스터의 길이(LR2)은 발광효율이 가장 높은 G 단위화소의 구동 트랜지스터(123)의 길이(LG2)보다는 작고, 발광효율이 가장 낮은 B 단위화소의 구동트랜지스터(133)의 길이(LB2)보다는 큰 값을 갖는다.

<40> 상기에서 설명한 바와같이 본원 발명은 R, G, B 단위화소의 구동 트랜지스터의 드레인 오프셋영역의 크기를 달리하여 저항값을 변화시켜 줌으로써, 화이트밸런스를 구현할 수 있다.

<41> 도 4a 내지 도 4c는 본 발명의 제3실시예에 따른 유기전계 발광표시장치의 평면구조를 도시한 것으로서, 각각 R, G, B 단위화소의 구동 트랜지스터에 한정하여 도시한 것이다.

<42> 도 4a 내지 도 4c를 참조하면, 제3실시예에 따른 R, G, B 단위화소의 구동 트랜지스터(113), (123), (133)는 반도체층(410)과, 게이트(430) 및 소오스/드레인 전극(451), (455)을 구비한다. 상기 반도체층(410)은 게이트(430)에 대응되는 부분에 형성된 채널층(424)과, 상기 채널층(424)의 양측에 형성된 소오스/드레인 영역(421), (425)을 구비한다. 상기 소오스/드레인 영역(421), (425)은 각각 콘택(441), (445)을 통해 소오스/드레인 전극(451), (455)과 전기적으로 연결된다.

<43> 또한, 각 R, G, B 단위화소의 구동트랜지스터(113), (123), (133)에 있어서, 상기 반도체층(410)은 채널층(424)과 드레인 영역(425)사이에 형성된 오프셋영역(427R), (427G), (427B)을 더 구비한다. 상기 오프셋영역(427R), (427G), (427B)은 드레인영역(425)과 채널영역(424)사이의 일정간격(L4)내에 서로 다른 기하학적인 형상을 갖도록 형

성된다. 상기 오프셋영역(427R), (427G), (427B)은 발광효율에 따라 서로 다른 길이를 갖는 지그재그형상의 기하학적인 구조를 갖도록 형성된다. 즉 R 단위화소의 구동트랜지스터의 길이는 발광효율이 가장 높은 G 단위화소의 구동 트랜지스터(123)의 길이보다는 작고, 발광효율이 가장 낮은 B 단위화소의 구동트랜지스터(133)의 길이보다는 큰 값을 갖도록 지그재그형상을 갖는다.

<44> 본 발명의 제3실시예에서는 R, G, B 단위화소의 구동 트랜지스터의 드레인 오프셋 영역의 형상을 달리하여 저항값을 변화시켜 줌으로써, 화이트밸런스를 구현할 수 있다.

<45> 본 발명의 실시예에서는, R, G, B 단위화소의 모든 구동 트랜지스터의 드레인 영역에 오프셋영역을 형성하였으나, 발광효율이 가장 낮은 B 단위화소는 드레인 오프셋영역을 형성하지 않고 R 및 G 단위화소에만 서로 다른 저항값을 갖는 기하학적인 형성의 오프셋영역을 형성할 수도 있다.

<46> 본 발명의 실시예에서는 드레인측 오프셋영역이 지그재그 형태를 갖도록 형성하였으나, 화이트 밸런스를 구현하기 위한 저항값의 차이를 갖는 R, G, B 단위화소의 오프셋 영역의 기하학적인 형상은 모두 적용가능하다.

【발명의 효과】

<47> 상기한 바와같은 본 발명의 실시예에 따르면, R, G, B 단위화소의 드레인 오프셋영역을 형상 및 크기(W/L)가 다른 기하학적인 구조를 갖도록 형성하여 줌으로써, 드레인영역의 저항값을 달리하여 줌으로써 화소면적의 증가없이 화이트밸런스를 구현할 수 있다.

<48> 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터

1020030024425

출력 일자: 2003/7/26

벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

【특허청구범위】**【청구항 1】**

각각 적색(R), 녹색(G), 청색(B)을 구현하기 위한 R, G, B 단위화소를 구비하고, 상기 각 단위화소는 소오스/드레인 영역을 갖는 트랜지스터를 구비하는 다수의 화소를 포함하며,

상기 R, G, B 단위화소중 적어도 2개의 단위화소의 트랜지스터는 드레인 영역이 서로 다른 기하학적인 구조를 갖는 것을 특징으로 하는 평판표시장치.

【청구항 2】

제1항에 있어서, 각 단위화소는 상기 트랜지스터에 의해 구동되는 발광소자를 구비하며, 상기 트랜지스터중 발광효율이 가장 높은 발광소자를 구동시켜주기 위한 트랜지스터의 드레인영역의 저항값은 상대적으로 발광효율이 낮은 발광소자를 구동시켜 주기 위한 트랜지스터의 드레인 영역의 저항값보다 큰 것을 특징으로 하는 평판표시장치.

【청구항 3】

제1항에 있어서, 상기 R, G, B 단위화소의 구동 트랜지스터의 드레인영역은 길이는 일정하고 폭이 서로 다른 구조를 갖거나, 또는 폭은 일정하고, 길이가 서로 다른 구조를 갖는 것을 특징으로 하는 평판표시장치.

【청구항 4】

제1항에 있어서, 상기 R, G, B 단위화소의 트랜지스터의 드레인 영역은 지그재그형상을 구비하는 것을 특징으로 하는 평판표시장치.

【청구항 5】

제1항에 있어서, 각 단위화소는 상기 트랜지스터에 의해 구동되는 발광소자를 포함하며, 상기 트랜지스터중 발광효율이 가장 높은 발광소자를 구동시켜주기 위한 트랜지스터의 드레인영역은 상기 발광소자보다 발광효율이 낮은 발광소자를 구동시켜 주기 위한 트랜지스터의 드레인영역보다 길이가 길거나 또는 폭이 좁은 것을 특징으로 하는 평판표시장치.

【청구항 6】

제1항에 있어서, 상기 R, G, B 단위화소의 트랜지스터의 드레인 영역은 서로 다른 기하학적 구조를 갖는 오프셋영역을 구비하는 것을 특징으로 하는 평판표시장치.

【청구항 7】

제6항에 있어서, 각 단위화소는 상기 트랜지스터에 의해 구동되는 발광소자를 포함하며, 상기 트랜지스터중 발광효율이 가장 높은 발광소자를 구동시켜주기 위한 트랜지스터의 드레인 오프셋영역은 상기 발광소자보다 발광효율이 낮은 발광소자를 구동시켜 주기 위한 트랜지스터의 드레인 오프셋영역보다 길이가 길거나 또는 폭이 좁은 것을 특징으로 하는 평판표시장치.

【청구항 8】

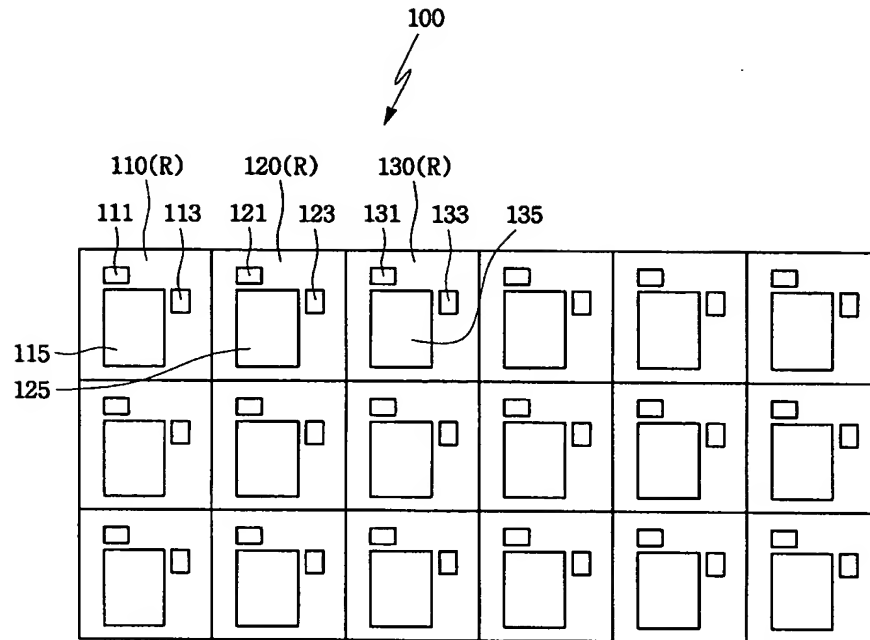
제1항에 있어서, 상기 R, G, B 단위화소의 구동 트랜지스터의 드레인오프셋영역은 길이는 일정하고, 폭이 서로 다르거나 또는 폭은 일정하고 길이가 서로 다른 것을 특징으로 하는 평판표시장치.

【청구항 9】

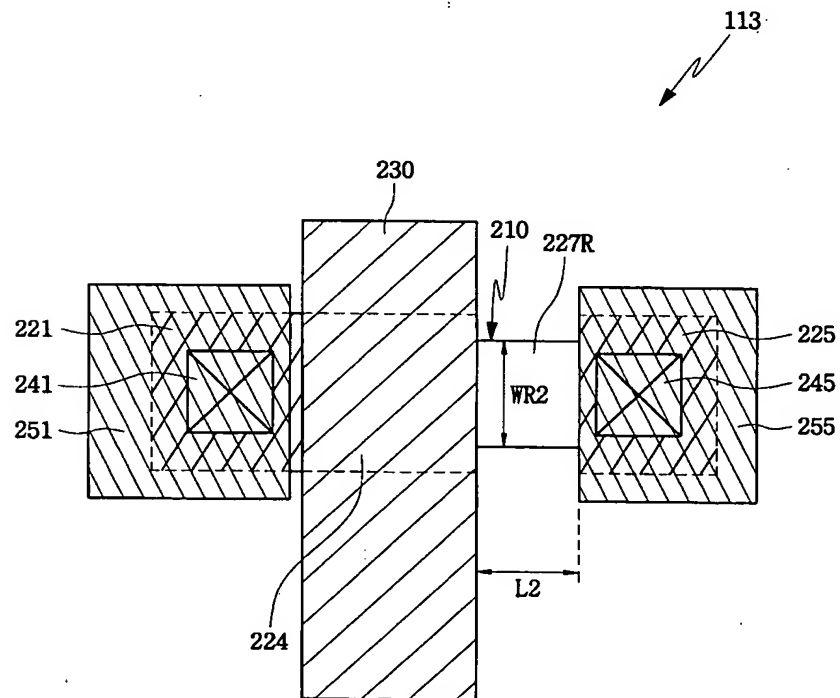
제8항에 있어서, 상기 R, G, B 단위화소의 트랜지스터의 드레인 오프셋영역은 지그재그형태를 갖는 것을 특징으로 하는 평판표시장치.

【도면】

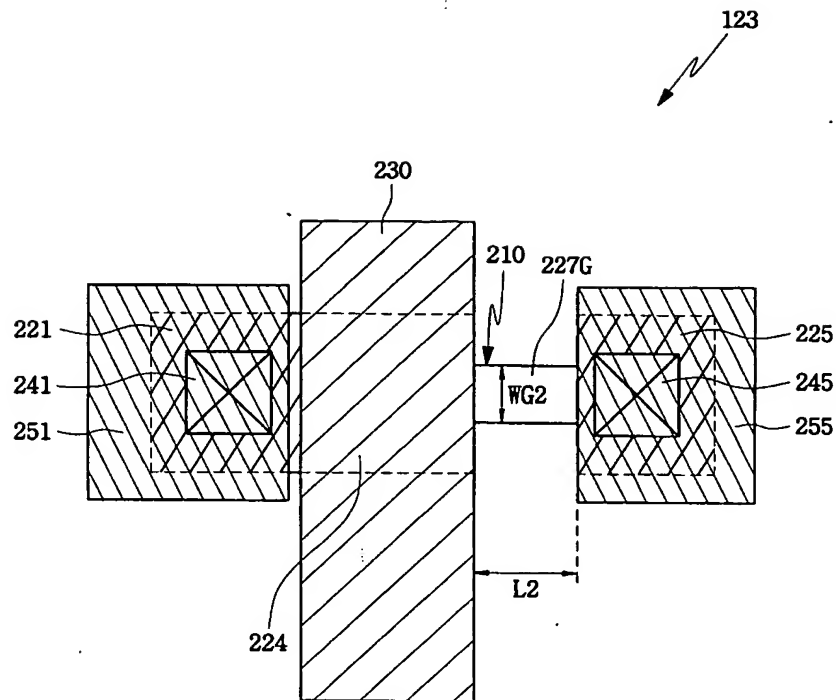
【도 1】



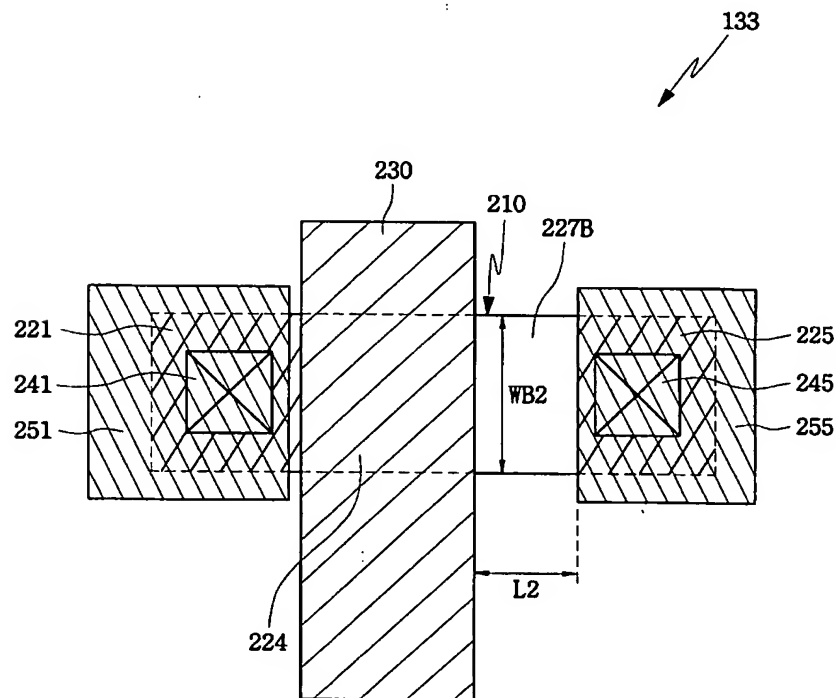
【도 2a】



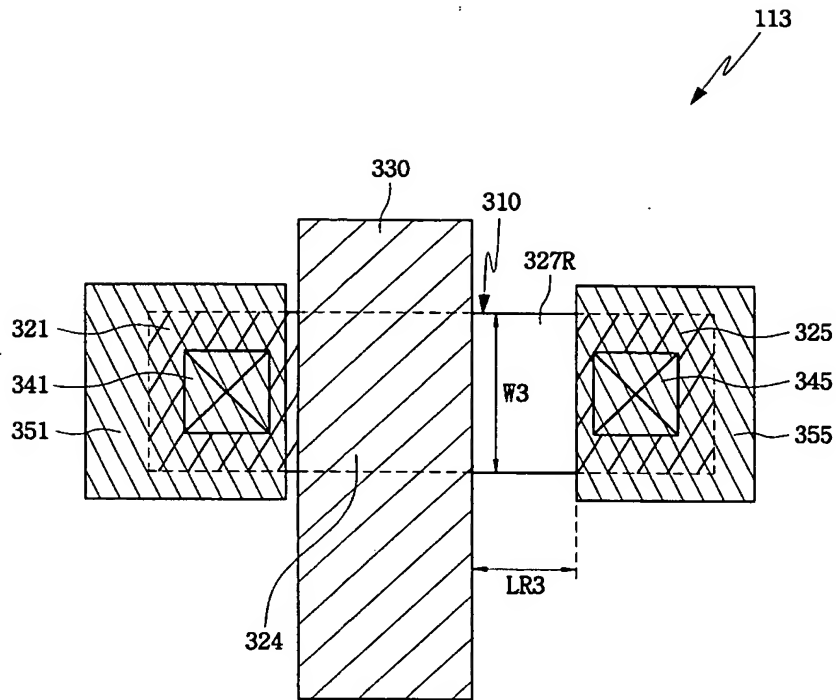
【도 2b】



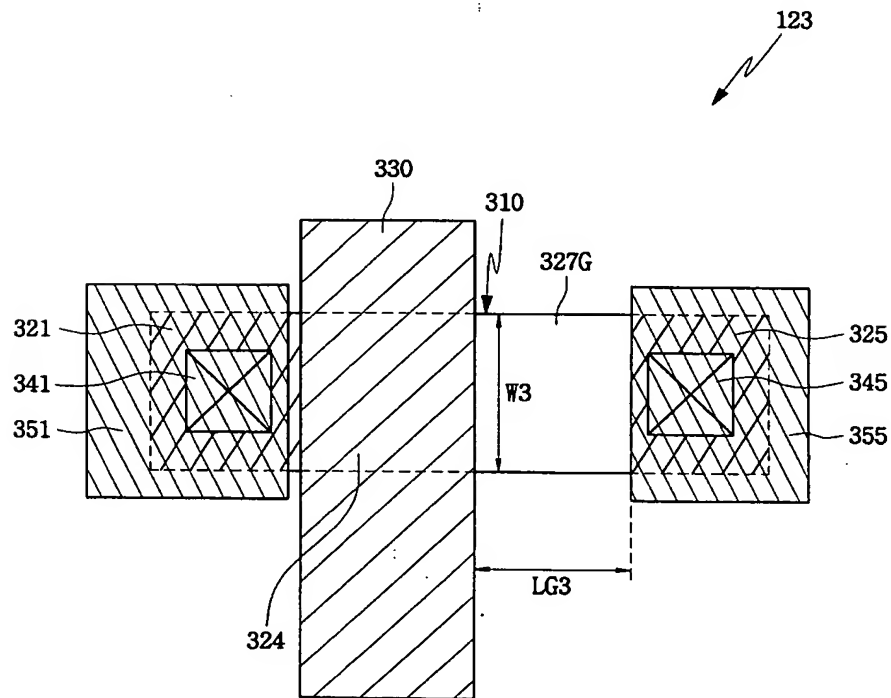
【도 2c】



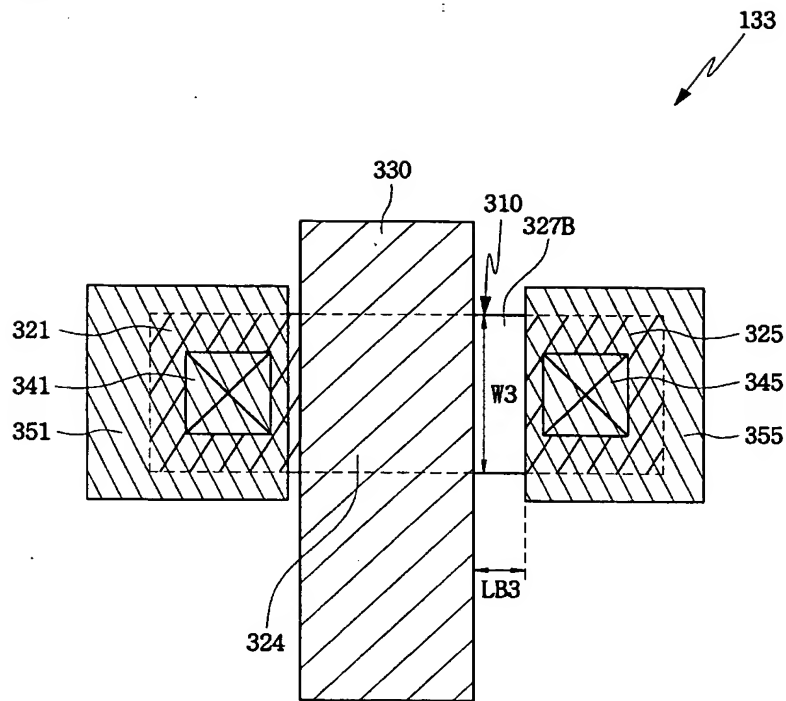
【도 3a】



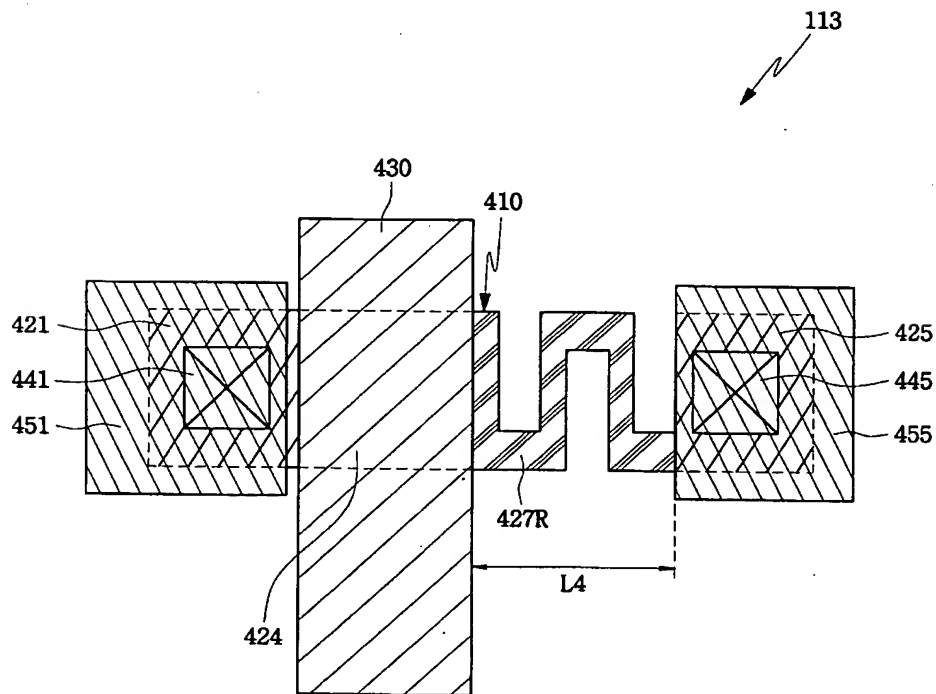
【도 3b】



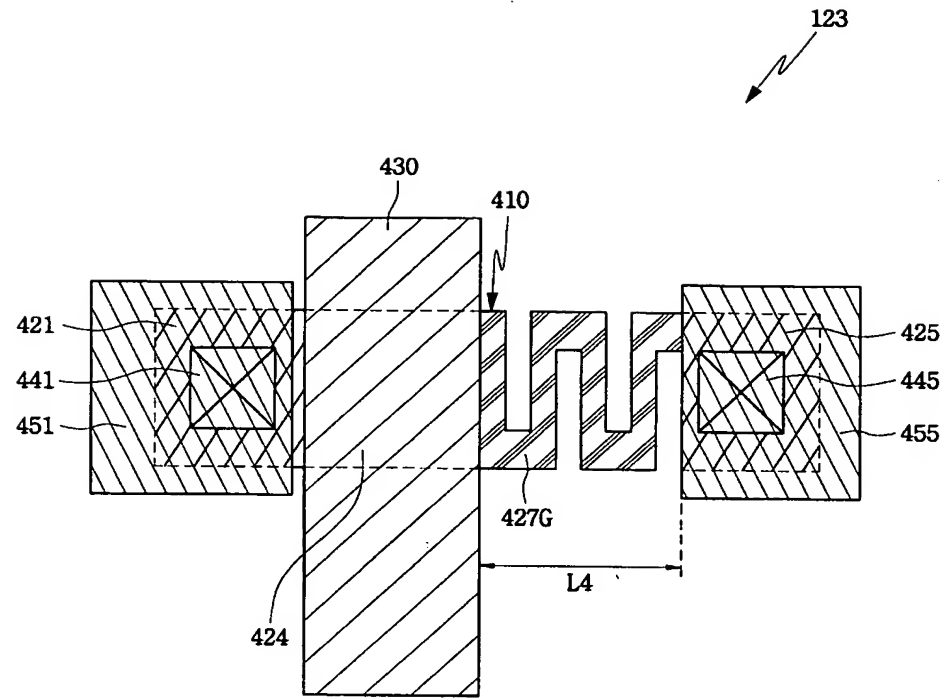
【도 3c】



【도 4a】



【도 4b】



【도 4c】

